



Europäisches
Patentamt

European
Patent Office

Office européen
des brevets



Bescheinigung

Certificate

Attestation

Die angehefteten Unterlagen stimmen mit der ursprünglich eingereichten Fassung der auf dem nächsten Blatt bezeichneten europäischen Patentanmeldung überein.

The attached documents are exact copies of the European patent application described on the following page, as originally filed.

Les documents fixés à cette attestation sont conformes à la version initialement déposée de la demande de brevet européen spécifiée à la page suivante.

Patentanmeldung Nr. Patent application No. Demande de brevet n°

00830867.8

Der Präsident des Europäischen Patentamts;
Im Auftrag

For the President of the European Patent Office
Le Président de l'Office européen des brevets
P.O.

R C van Dijk

DEN HAAG, DEN
THE HAGUE, 17/12/01
LA HAYE, LE

EPA/EPO/OEB Form 1014 - 02.91



Europäisches
Patentamt

European
Patent Office

Office européen
des brevets

Blatt 2 der Bescheinigung

Sheet 2 of the certificate

Pag 2 d l'attestation

Anmeldung Nr.:
Application no.: 00830867.8
Demande n°:

Anmeldetag:
Date of filing: 29/12/00 ✓
Date de dépôt:

Anmelder:
Applicant(s):
Demandeur(s):
STMicroelectronics S.r.l.
20041 Agrate Brianza (Milano)
ITALY

Bezeichnung der Erfindung:
Title of the invention:
Titre de l'invention:

Process for manufacturing integrated devices having connections on separate wafers and stacking the same

In Anspruch genommene Priorität(en) / Priority(ies) claimed / Priorité(s) revendiquée(s)

| | | |
|--------|-------|------------------|
| Staat: | Tag: | Aktenzeichen: |
| State: | Date: | File no. |
| Pays: | Date: | Numéro de dépôt: |

Internationale Patentklassifikation:
International Patent classification:
Classification internationale des brevets:

B81C3/00, H01L21/98, H01L21/60

Am Anmeldetag benannte Vertragstaaten:
Contracting states designated at date of filing: AT/BE/CH/CY/DE/DK/ES/FI/FR/GB/GR/IE/IT/LI/LU/MC/NL/PT/SE/TR
Etats contractants désignés lors du dépôt:

Bemerkungen:
Remarks:
Remarques:

See for original title of the application
page 1 of the description.

PROCEDIMENTO DI FABBRICAZIONE DI DISPOSITIVI INTEGRATI
CON CONNESSIONI REALIZZATE SU FETTA SEPARATA E
DISPOSITIVO INTEGRATO COSÌ OTTENUTO

5 La presente invenzione riguarda un procedimento di
fabbricazione di dispositivi integrati con connessioni
realizzate su fetta separata e un dispositivo integrato
così ottenuto.

Come è noto, i processi di fabbricazioni standard utilizzati per la fabbricazione di circuiti integrati prevedono l'esecuzione dei singoli passi di processo in modo sequenziale. La realizzazione di strutture micro-integrate (cosiddetti MEMS, dall'inglese MicroElectro-Mechanical Systems) e dei relativi circuiti di controllo in uno stesso dispositivo monolitico ha comportato l'introduzione di un certo numero di passi di fabbricazione per la definizione delle strutture microintegrate all'interno del processo di fabbricazione dei componenti elettronici tradizionali, con un aumento di complessità non sempre sostenibile. Di conseguenza, in molti casi si preferisce eseguire processi di fabbricazione paralleli per la realizzazione da una parte dei circuiti di controllo e dall'altra delle strutture microintegrate e unire ad un certo punto le strutture ottenute in modo che i due processi abbiano in comune solo pochi

passi di processo non critici.

In questo modo è possibile continuare a sfruttare le potenzialità della tecnologia planare (processi di tipo "batch"), e si riduce nettamente il tempo minimo necessario per ottenere un dispositivo finito (cosiddetto tempo di ciclo o "cycle time"). Inoltre con una lavorazione parallela, è possibile tenere distinti reparti e passi di lavorazione che potrebbero portare a contaminazioni.

10 Di recente è stato inoltre proposto (si veda il brevetto statunitense US-A-5,736,395) un procedimento di fabbricazione basato sulla realizzazione in parallelo di un primo substrato alloggiante un circuito integrato e di un secondo substrato comprendente le interconnessioni per il circuito integrato e sull'incollaggio reciproco dei due substrati nelle fasi finali di fabbricazione.

La separazione delle operazioni di realizzazione dei componenti integrati nel silicio e delle operazioni di realizzazione delle interconnessioni consente di semplificare il processo complessivo.

Nel processo parallelo proposto, l'incollaggio ("bonding") fra i due substrati avviene realizzando, su entrambi i substrati, opportune regioni di contatto metalliche ricoperte da uno strato di saldatura ("solde-



[29-12-2000]

ring") di un metallo in grado di formare una lega basso fondente ("low melting alloyable metal"), ad esempio di oro o di palladio.

La necessità di prevedere delle fasi di deposizione e definizione delle regioni di contatto metalliche e dello strato di saldatura al di sopra di entrambi i substrati è tuttavia svantaggiosa, in quanto essa non permette di separare le operazioni di realizzazione dei componenti integrati nel silicio dalle operazioni metallurgiche di realizzazione delle interconnessioni, per cui le tecniche di realizzazione delle interconnessioni rischiano di influenzare i componenti appartenenti al circuito integrato e possono dare origine a indesiderati fenomeni di caricamento ("charging") o contaminazioni.

Inoltre il processo parallelo descritto richiede la realizzazione di fori passanti nel substrato portante le interconnessioni per l'allineamento dei due substrati in fase di saldatura, con un aggravio dei costi e dei tempi di fabbricazione per la realizzazione delle relative maschere e dei fori.

Scopo dell'invenzione è quindi mettere a disposizione un procedimento di fabbricazione di tipo parallelo che elimini la necessità di realizzare regioni di contatto e lo strato di saldatura su entrambi i sub-

strati, in modo da superare completamente le operazioni metallurgiche da quelle di realizzazione di componenti integrati di materiale semiconduttore o isolante e da semplificare le operazioni di saldatura dei due sub-
5 strati.

Secondo la presente invenzione viene realizzato un procedimento di fabbricazione di dispositivi integrati ed un dispositivo integrato così ottenuto, come definiti nelle rivendicazioni 1 e, rispettivamente, 13.

10 Per la comprensione della presente invenzione ne vengono ora descritte forme di realizzazione preferite, a puro titolo di esempio non limitativo, con riferimento ai disegni allegati, nei quali:

15 - la figura 1 mostra una sezione trasversale di una prima fetta alloggiante componenti elettronici per la realizzazione del procedimento di fabbricazione parallela secondo l'invenzione;

20 - la figura 2 mostra una sezione trasversale di una seconda fetta alloggiante interconnessioni per i componenti elettronici di figura 1;

25 - la figura 3 mostra una sezione trasversale di una fetta composita ottenuta tramite incollaggio delle fette delle figure 1 e 2;

- la figura 4 mostra una sezione trasversale della fetta composita di figura 3, in una successiva fase del

procedimento di fabbricazione;

- la figura 5 presenta un dettaglio di una struttura di allineamento realizzata sulla fetta di figura 1;

5 - la figura 6 presenta un dettaglio di una corrispondente struttura di allineamento realizzata sulla fetta di figura 2;

- la figura 7 mostra i dettagli delle figure 5 e 6 dopo l'allineamento e l'incollaggio reciproco;

10 - la figura 8 mostra una vista dall'alto sulla struttura di allineamento di figura 5;

- la figura 9 mostra una vista prospettica della fase di allineamento delle strutture delle figure 5 e 6;

15 - la figura 10 mostra una sezione trasversale di un primo dispositivo MEMS formato con la tecnica di fabbricazione parallela secondo l'invenzione;

- la figura 11 mostra una sezione trasversale di un secondo dispositivo MEMS formato con la tecnica di 20 fabbricazione parallela secondo l'invenzione;

- la figura 12 mostra una sezione trasversale di un terzo dispositivo MEMS formato con la tecnica di fabbricazione parallela secondo l'invenzione;

- le figure 13-15 mostrano sezioni trasversali di 25 una prima fetta utilizzata per la realizzazione del

terzo dispositivo MEMS secondo la figura 11, in fasi successive; e

- la figura 16 mostra una sezione trasversale attraverso una fetta composita ottenuta per incollaggio 5 della fetta di figura 15 ad una fetta alloggiante interconnessioni, in una fase avanzata di fabbricazione.

La figura 1 mostra una sezione trasversale di una prima fetta 1 in cui sono presenti componenti elettronici appartenenti ad un circuito elettronico integrato.

10 In particolare, la prima fetta 1 comprende un substrato 2 avente una superficie 2a ed alloggiante un transistore bipolare 3 ed un transistore PMOS 4, formati in proprie sacche 5, 6 isolate reciprocamente tramite regioni di isolamento a giunzione 7. All'interno della sacca 5
15 sono formate una regione di contatto di collettore 10 e una regione di base 11 e la regione di base 11 alloggia una regione di contatto di base 12 ed una regione di emettitore 13; all'interno della sacca 6 sono formate regioni di sorgente 14. Inoltre all'interno delle re-
20 gioni di isolamento a giunzione 7 sono formate regioni di contatto isolamento 15. Le regioni di contatto di collettore 10, di base 11, di contatto di base 12, di emettitore 13, di sorgente 14 e di contatto di isolamento 15 sono affacciate alla superficie 2a del sub-
25 strato 2. Uno strato di dielettrico di protezione 18 si

estende al di sopra della superficie 2a del substrato 2 e presenta aperture 19 in corrispondenza delle regioni 10, 12-15. Una regione di porta 20, di silicio policristallino, si estende in parte al di sopra della superficie 2a e in parte in un avvallamento 21 all'interno del substrato 2, ed è elettricamente isolata rispetto al substrato 2 dallo strato di dielettrico di protezione 18.

La prima fetta 1 viene realizzate tramite fasi di processo standard, non descritte in dettaglio.

La figura 2 mostra una sezione trasversale di una seconda fetta 25 comprendente regioni di interconnessione per la prima fetta 1 di figura 1. In particolare, la seconda fetta 25 comprende un substrato 26 di silicio monocristallino, al di sopra del quale si estende uno strato di ossido 27; al di sopra di questo sono formati due livelli di metallizzazione comprendenti prime regioni di connessione 28 disposte al di sopra dello strato di ossido 27 e seconde regioni di connessione 30 disposte al di sopra delle prime regioni di connessione 28 e isolate da queste tramite uno strato isolante 31. Connessioni passanti 29 si estendono attraverso lo strato isolante 31 e collegano selettivamente alcune delle prime regioni di connessione 28 ad alcune delle seconde regioni di connessione 30. Elemen-

ti a "plug" 32 sono formati al di sopra delle seconde regioni di connessione 30 in corrispondenza delle aperture 19 e della regione di porta 20 della prima fetta 1. Gli elementi a "plug" 32 comprendono preferibilmente 5 una regione di base 33, ad esempio di alluminio, ed una regione di saldatura 34, di un metallo in grado di reagire con il silicio per formare un siliciuro, quale titanio, palladio, nichel, platino, tungsteno e cobalto.

La seconda fetta 25 viene realizzata preferibilmente nel seguente modo: inizialmente lo strato di ossido 27 viene deposto o cresciuto al di sopra del substrato 26; quindi viene deposto e definito un primo strato metallico in modo da formare le prime regioni di connessione 28; viene deposto lo strato isolante 31; 10 vengono formate aperture nello strato isolante 31 dove devono essere realizzate le connessioni passanti 29; viene deposto un secondo strato metallico che viene rimosso da sopra lo strato isolante 31; quindi viene deposto e definito un terzo strato metallico in modo da 15 formare le seconde regioni di connessione 30; in seguito vengono deposti e definiti un quarto strato metallico e uno strato di metallo in grado di reagire con il silicio, in modo da formare gli elementi a "plug" 32. 20 Le prime e le seconde regioni di connessione 28, 30 e le connessioni passanti 29 sono realizzate di un qua- 25

lunque metallo adatto, anche non necessariamente compatibili con la lavorazione del silicio, quali argento e rame.

Quindi (figura 3) la seconda fetta 25 viene ribaltata al di sopra della prima fetta 1 in modo che le estremità superiori delle regioni di "plug" 32 si inseriscono nelle rispettive aperture 19 e, applicando una temperatura opportuna (di almeno 230°C, a seconda del metallo in grado di reagire con il silicio) e una piccola pressione, le regioni di saldatura 34 reagiscono con il silicio scoperto attraverso le aperture 19 o con il silicio policristallino della regione di porta 20, formando siliciuro metallico conduttivo e stabile nel tempo. Si forma in tal modo una fetta composita 36.

Per garantire la reazione delle regioni di saldatura 34, il silicio esposto in corrispondenza delle aperture 19 e il silicio policristallino della regione di porta 20 vengono preferibilmente puliti con acido fluoridrico anidro gassoso e tutte le regioni di silicio che vengono saldate alle regioni di "plug" (regioni 10, 12-15 e porzione della regione di porta 20 su cui avviene il contatto) sono allo stesso livello.

Infine, figura 4, la seconda fetta 25 viene assottigliata, ad esempio tramite lappatura, rimuovendo il substrato 26 fino allo strato di ossido 27, quindi vie-

ne aperto lo strato di ossido 27 stesso in modo da consentire la connessione selettiva di alcune delle prime regioni di connessione 28 con l'esterno. In alternativa, è possibile assottigliare la seconda fetta 25 fino
5 in prossimità dello strato di ossido 27, senza però raggiungerlo; quindi, nella porzione rimanente del substrato 26, in corrispondenza dei pad, vengono realizzate delle aperture che attraversano anche lo strato di ossido 27 e quindi vengono saldati fili di connessione.

10 Lo spazio compreso fra la prima fetta 1 e la seconda fetta 25 forma un "gap" di isolamento 37 a bassa costante dielettrica, riempito di aria o di azoto o anche posto sottovuoto (e, in questi due ultimi casi, la saldatura può essere effettuata in ambiente controllato
15 per gas/pressione e possono essere previsti elementi a "plug" 32 di forma anulare, che circondano le regioni attive di ogni dispositivo in cui viene poi divisa la fetta composita 36, in modo da sigillare il "gap" di isolamento 37 di ciascun dispositivo rispetto all'ambiente esterno).
20

I vantaggi ottenibili con procedimento descritto sono i seguenti. In primo luogo, la lavorazione in parallelo consente di ridurre il tempo di ciclo ("cycle time"), dato che le fasi necessarie per la realizzazione della seconda fetta possono essere realizzate anche
25

contemporaneamente o comunque in modo slegato rispetto alle fasi di lavorazione della prima fetta.

Dato che gli elementi a "plug" 32 appartenenti alla seconda fetta 25 vengono saldati direttamente a regioni di silicio appartenenti alla prima fetta 1, le operazioni metallurgiche per la realizzazione delle regioni di connessione sono completamente indipendenti dalle operazioni necessarie per la lavorazione del silicio, per cui non vi è alcuna interferenza fra loro.

Le aree in cui vengono realizzate le due fette possono essere separate, per cui per la realizzazione delle connessioni è possibile utilizzare materiali incompatibili con la lavorazione del silicio, senza rischio di contaminazioni.

Per quanto riguarda le interconnessioni, è possibile procedere dai livelli più semplici (livelli superiori) ai livelli più complessi (livelli inferiori, includenti il primo livello che viene connesso direttamente al silicio), incrementando la robustezza dei processi.

Secondo un altro aspetto dell'invenzione, per facilitare l'allineamento della seconda fetta 25 alla prima fetta 1 vengono realizzate strutture di autoallineamento, come mostrato nelle figure 5-9, mostranti solo una porzione delle fette 1, 25.



29-12-2000

In dettaglio, figure 5 e 6, le strutture di allineamento comprendono sedi di incastro 40 formate nella prima fetta 1 ed elementi di impegno 41 formati sulla seconda fetta 25.

5 Specificamente, come meglio visibile dalle figure 8 e 9, una sede di incastro 40 comprende una apertura di guida 42 nello strato di dielettrico di protezione 18, di forma trapezoidale, ed un intaglio 43 nel substrato 2, pure di forma trapezoidale, avente base minore e lati obliqui sostanzialmente allineati rispettivamente alla base minore e a parte dei lati obliqui dell'apertura di guida 42. L'apertura di guida 42 ha lunghezza (altezza del trapezio) molto maggiore rispetto all'intaglio 43.

15 Le sedi di incastro 40 vengono realizzate come segue: con una maschera apposita o la maschera di scavo nel silicio utilizzata per formare l'avvallamento 21, viene inizialmente scavato l'intaglio 43; quindi, contemporaneamente e con la stessa maschera delle aperture 20 19, viene scavata l'apertura di guida 42. In tal modo, l'apertura di guida 42 è posizionata precisamente rispetto alle aperture 19.

Gli elementi di impegno 41 sono preferibilmente costituiti da due perni 44 per ogni sede di incastro 25 40, come visibile in particolare dalle figure 8 e 9; i

due perni 44 sono disposti fra loro affiancati ed hanno dimensioni e posizione tale da impegnare un rispettivo intaglio 43. I due perni 44 di ciascun elemento di impegno 41 sono formati al di sopra di una seconda regione di connessione 30 (che non ha in realtà alcuna funzione di connessione elettrica) e comprendono ciascuno una regione inferiore 45 di materiale qualsivoglia (ad esempio, ma non necessariamente, dello stesso materiale delle regioni di base 33 degli elementi a "plug" 32),
10 una regione intermedia 46 formata insieme e con lo stesso materiale delle regioni di base 33, ed un regione superiore 47, formata insieme e con lo stesso materiale delle regioni di saldatura 34.

Dato che i perni 44 comprendono una regione in più
15 rispetto agli elementi a "plug" 32, e cioè la regione inferiore 45, essi presentano un'altezza maggiore rispetto agli elementi a "plug" 32 stessi e precisamente in ragione dello spessore della regione inferiore 45.

I perni 44 vengono preferibilmente realizzati come
20 segue. Al di sopra delle seconde regioni di connessione 30 viene depositato uno strato di sollevamento che viene poi rimosso dappertutto, tranne dove devono essere realizzati i perni 44, tramite un'apposita maschera. In questa fase, si formano regioni di sollevamento di dimensioni che possono anche non coincidere con quelle

delle regioni inferiori 45, ma essere di dimensioni maggiori, in particolare se il materiale delle regioni inferiori 45 e delle regioni intermedie 46 è lo stesso.

Quindi, vengono deposti e definiti il quarto strato metallico e lo strato di metallo in grado di reagire con il silicio, formando contemporaneamente gli elementi di "plug" 32 e le regioni intermedie 46 e superiore 47. Se il materiale delle regioni di sollevamento è lo stesso del quarto strato metallico, in questa fase si definiscono anche le regioni inferiori 45, anche se ciò non è sempre indispensabile.

Quando la seconda fetta 25 viene ribaltata al di sopra della prima fetta 1, essa viene allineata in modo grossolano per inserire i perni 44 nelle aperture di guida 42 in prossimità dei lati maggiori dei trapezi, come mostrato in figura 8 con linea continua e in figura 9. Quindi, la seconda fetta 25 viene spostata lateralmente rispetto alla prima fetta 1 nella direzione delle frecce A, fino a quando le coppie di perni 44 si inseriscono nei rispettivi intagli 43, facendo collasare la seconda fetta 25 verso la prima fetta 1 e portando gli elementi a "plug" 32 nelle rispettive aperture 19. Preferibilmente, l'altezza dei perni 44 e la profondità degli intagli 43 è scelta in modo che i perni 44 non tocchino il fondo degli intagli 43, in modo

da garantire che, anche in presenza di imprecisioni di processo, gli elementi a "plug" 32 siano sempre e sicuramente a contatto con il substrato 2 e la regione di porta 20 della prima fetta 1.

5 Il movimento laterale della seconda fetta 25 termina quando i due perni 44 di ciascun elemento di impegno 41 interferiscono entrambi con i lati obliqui delle aperture di guida 42 ed eventualmente degli intagli 43, incastrandosi, come mostrato con linee tratteggiate in
10 figura 8, garantendo così un ottimo allineamento delle fette 1, 25.

La figura 10 mostra un dispositivo 50 costituito da una prima piastrina 51 alloggiante una struttura microelettro-meccanica 61 ed una seconda piastrina 52 alloggiante regioni di connessione elettrica.
15

In dettaglio, la prima piastrina 51 comprende un primo substrato 54 di silicio monocristallino, un primo strato isolante 55, ad esempio di ossido di silicio, ed uno strato epitassiale 56 di silicio policristallino.
20 Lo strato epitassiale 56 alloggia la struttura microelettro-meccanica 61 formata da un rotore 57, uno statore 58 e regioni di polarizzazione 59. Il primo strato isolante 55 è rimosso al di sotto del rotore 57 e al suo posto è presente un'isola d'aria ("air gap") 60, in modo da consentire il movimento del rotore 57, il quale
25

è supportato tramite elementi a molla non mostrati, in modo di per sé noto.

La seconda piastrina 52 comprende un secondo substrato 65 di silicio monocristallino, un secondo strato isolante 66, di ossido di silicio, un terzo strato isolante 67, di nitruro di silicio, ed elementi a "plug" 68 formati ciascuno da una regione di base 69, ad esempio di alluminio, ed una regione di saldatura 70, di siliciuro, quale siliciuro titanio, palladio, nichel, 10 Pt, tungsteno e cobalto.

Il secondo substrato 65 presenta aperture passanti 74 in corrispondenza di alcuni elementi a "plug" 68; sotto le aperture passanti 74 sono stati asportati anche il secondo e il terzo strato isolante 66, 67; in 15 tal modo, le corrispondenti regioni di base 69 sono accessibili dal retro e sono collegate a fili di connessione elettrica 75 saldati tramite una pallina d'oro (tecnica "gold wire bonding").

Il dispositivo 50 viene realizzato come segue. Su 20 una prima fetta di silicio cristallino (costituente il primo substrato 54) viene depositato o cresciuto il primo strato isolante 55, quindi viene deposto un sottile strato di silicio policristallino e viene cresciuto lo strato epitassiale 56. In alternativa, è possibile 25 utilizzare una fetta SOI. Tramite una maschera

trench, vengono definite le strutture microelettromeccaniche 61, quindi viene rimosso il primo strato isolante 55 al di sotto del rotore 57.

Separatamente, su una seconda fetta di silicio 5 (costituente il substrato 65) viene inizialmente deposito o cresciuto il secondo strato isolante 66; viene deposto il terzo strato isolante 67; tramite un'apposita maschera, vengono realizzate aperture nel terzo strato isolante 67; quindi viene deposto e definito uno 10 strato di metallizzazione, ad esempio di alluminio, per formare le regioni di base 69; viene deposto e definito uno strato di un metallo in grado di reagire con il silicio per formare le regioni di saldatura 70. Eventualmente, usando una tecnica di attacco opportuna, le regioni 15 di base 69 e le regioni di saldatura 70 possono essere definite insieme, tramite una singola maschera. Quindi, tramite una apposita maschera, sul retro della seconda fetta, opposto a quello su cui sono stati realizzati il secondo e il terzo strato isolante 66, 67, 20 vengono realizzate strutture di posizionamento, ad esempio tacche.

In seguito, la seconda fetta viene ribaltata sulla prima fetta utilizzando le strutture di posizionamento presenti sul retro della seconda fetta ed eventualmente 25 sfruttando la tecnica di autoallineamento preciso de-

scritta con riferimento alle figure 6-9. Successivamente, scaldando ad una temperatura opportuna ed applicando una piccola pressione le regioni di saldatura 70 vengono saldate sulle corrispondenti regioni (qui lo statore 58 e le regioni di polarizzazione 59) delle strutture microelettro-meccaniche 61, formando silicio-metallico; la seconda fetta viene assottigliata, ad esempio tramite fresatura, fino ad uno spessore compreso fra 50 e 100 μm e, tramite una opportuna maschera, vengono realizzate le aperture passanti 74. Quindi vengono rimosse le porzioni del secondo strato isolante 66 in corrispondenza delle aperture passanti 74, scoprendo così dal retro le regioni di base 69 che devono essere accessibili per la saldatura. La fetta composita così ottenuta viene quindi tagliata in "dice", posizionata dove richiesto e vengono saldati i fili di connessione elettrica 75.

La figura 11 mostra un dispositivo 80 includente una prima piastrina 81 uguale alla prima piastrina 51 di figura 10 (e quindi le sue parti sono state indicate con gli stessi numeri di riferimento e non verranno ulteriormente descritte) ed una seconda piastrina 82 alloggiante regioni di connessione elettrica realizzati secondo la tecnica dei "plug" in silicio.

La seconda piastrina 82 comprende un substrato 83

di silicio all'interno del quale sono formate regioni passanti di connessione 84, aventi conducibilità N⁺, isolate dal resto del substrato 83 tramite regioni di isolamento anulari 85 di ossido di silicio. Uno strato 5 di ossido superiore 86 copre il retro ed uno strato di ossido inferiore 87 copre il fronte del substrato 83. Regioni di "plug" 68, analoghe alle omonime regioni di "plug" 68 di figura 10, uniscono la seconda piastrina 82 alla prima piastrina 81; alcune delle regioni di 10 "plug" 68 sono in contatto elettrico con le regioni passanti di connessione 84 e si estendono attraverso corrispondenti aperture dello strato di ossido inferiore 87.

Regioni di connessione elettrica 90, ad esempio di 15 alluminio, si estendono al di sopra dello strato di ossido superiore 86 e sono in contatto elettrico con le regioni passanti di connessione 84 attraverso aperture formate nello strato di ossido superiore 86; uno strato 20 di protezione 91, di nitruro di silicio, copre le regioni di connessione elettrica 90 e lo strato di ossido superiore 86 ad eccezione di aperture dove fili di connessione elettrica 92 sono saldati alle regioni di connessione elettrica 90 tramite una pallina d'oro.

Il dispositivo 80 viene realizzato come segue. Una 25 prima fetta, in cui è formata la prima piastrina 81,

viene realizzata come sopra descritto per la figura 10.

La seconda piastrina 82 viene fabbricata a partire da una seconda fetta comprendente uno substrato sacrificabile di silicio monocristallino, lo strato di ossido superiore 86 ed il substrato 83, ad esempio una fetta SOI o una fetta ottenuta per crescita epitassiale a partire da uno strato di germe di polisilicio deposto al di sopra dello strato di ossido superiore 86.

Tramite una maschera di trench profondi, viene attaccato il substrato 83 fino allo strato di ossido superiore 86; quindi viene deposto uno strato di ossido che riempie i trench appena ottenuti e forma le regioni di isolamento anulari 85 e lo strato di ossido inferiore 87. Dopo un'eventuale planarizzazione dello strato di ossido inferiore 87, tramite un'apposita maschera vengono realizzate aperture nello strato di ossido inferiore 87, in modo da scoprire il substrato 83 in corrispondenza delle regioni di connessione passante 84; vengono quindi realizzate le regioni di "plug" 68, nello stesso modo descritto sopra. Analogamente a prima, tramite un'apposita maschera, sul retro della seconda fetta vengono realizzate strutture di posizionamento (tacche).

Quindi, la seconda fetta viene ribaltata, allineata e saldata alla prima fetta, analogamente a quanto

descritto in precedenza, ad esempio in ambiente controllato; successivamente la seconda fetta viene assottigliata rimuovendo completamente il substrato sacrificale, fino a scoprire lo strato di ossido superiore 86;

5 tramite un'apposita maschera, vengono formate aperture nello strato di ossido superiore 86; viene deposto e definito uno strato di metallizzazione ad esempio di alluminio, per formare le regioni di connessione elettrica 90; viene deposto e definito lo strato di protezione 91; la fetta viene tagliata in "dice" e vengono realizzati i fili di connessione elettrica 92. In alternativa, nella seconda fetta vengono realizzati scavi profondi che vengono riempiti con materiale isolante deposto per formare le regioni di regioni di isolamento

10 15 anulari 85 e lo strato di ossido inferiore 87; la seconda fetta viene ribaltata e incollata ("bonded") alla prima fetta, quindi ridotta in spessore fino a raggiungere dal retro le regioni di isolamento regioni di isolamento anulari. Quindi vengono realizzati lo strato di

20 25 ossido superiore 86, le regioni di connessione elettrica 90 e lo strato di protezione 91; infine la fetta composita viene tagliata in "dice" e vengono realizzati i fili di connessione elettrica 9

La figura 12 mostra un dispositivo 100 includente
25 una prima piastrina 101 uguale alla prima piastrina 51

di figura 10 (e quindi le sue parti sono state indicate con gli stessi numeri di riferimento e non verranno ulteriormente descritte) ed una seconda piastrina 102 alloggiante regioni di connessione elettrica direttamente 5 accessibili. La prima piastrina 101 presenta area inferiore alla seconda piastrina 102, in modo che la seconda piastrina 102 sporge da un lato oltre la prima piastrina 101.

La seconda piastrina comprende un substrato 103 10 coperto da uno strato isolante 104, ad esempio di ossido di silicio. All'interno dello strato isolante 104 si estendono regioni di connessione 105 appartenenti ad uno stesso livello di metallizzazione. Sulla superficie dello strato isolante 104 sono presenti elementi a 15 "plug" 68, analoghi agli omonimi elementi di figura 10, alcuni dei quali sono in contatto elettrico, attraverso la regione di base 69, con le regioni di connessione 105. Gli elementi a "plug" 68 garantiscono la saldatura fra la prima e la seconda piastrina 101, 102, analogamente alle figure 10, 11. Inoltre sulla superficie dello strato isolante 104, nella zona non coperta dalla prima piastrina 101, è presente una regione di contatto 106 collegata a una rispettiva regione di connessione 105 per consentire il collegamento con l'esterno.

25 Il dispositivo 100 di figura 12 viene realizzato

nel modo illustrato nelle figure 13-16. Analogamente al dispositivo 50 di figura 10, una prima fetta 110 comprende un sandwich formato dal substrato 54, dallo strato isolante 55 e dallo strato epitassiale 56. Quindi, figura 14, dopo aver planarizzato la superficie dello strato epitassiale 56, ad esempio tramite CMP (Chemical-Mechanical Polishing), viene deposta una maschera trench 111 e, con una lama, nella prima fetta 101 vengono eseguiti degli intagli 112 a partire dalla superficie dello strato epitassiale 56, attraverso lo strato isolante 55 e per buona parte dello spessore del substrato 54.

Quindi, figura 15, vengono definite le strutture microelettronico-mecaniche 61 e viene rimosso il primo strato isolante 55 al di sotto del rotore 57 (per formare un'isola d'aria 60) ed esternamente alle regioni di polarizzazione 59.

Una seconda fetta 115 (figura 16) viene separatamente lavorata; in dettaglio, sul substrato 103 viene dapprima depositato o cresciuto un primo strato di ossido, viene depositato e definito uno strato di metallizzazione in modo da formare le regioni di connessione 105; viene depositato un secondo strato di ossido in modo da formare, insieme al primo strato di ossido, lo strato isolante 104; viene aperto lo strato isolante

104 per formare delle vie; viene depositato e definito uno strato di alluminio per formare le regioni di base 69 e le regioni di contatto 106; e viene depositato e definito uno strato di un metallo in grado di reagire 5 con il silicio, per ottenere le regioni di saldatura 70.

Quindi, figura 16, la prima fetta 110 viene ribaltata, allineata con la seconda fetta 115 e saldata, come descritto sopra. Quindi il substrato 54 della secon- 10 da fetta 110 viene assottigliato; la fetta composita 116 così ottenuta viene tagliata in "dice" e le porzioni esterne della prima fetta 110 vengono rimosse, sfruttando gli intagli 112 e ottenendo la struttura di figura 12.

15 Risulta infine chiaro che al procedimento e ai dispositivi qui descritti ed illustrati possono essere apportate numerose modifiche e varianti, tutte rientranti nell'ambito del concetto inventivo, come definito nelle rivendicazioni allegate. In particolare, nella 20 prima fetta possono essere integrati componenti elettronici e/o sistemi microelettro-meccanici; i livelli di metallizzazione nella seconda fetta possono essere qualsiasi, da uno fino a cinque-sei, a seconda della tecnologia e delle necessità.

RIVENDICAZIONI

1. Procedimento di fabbricazione di un dispositivo integrato (36; 50, 80; 100), comprendente le fasi di:

formare strutture integrate (3, 4; 61) includenti 5 regioni semiconduttrici (10, 12-15, 20; 58, 59) e regioni isolanti (7, 18; 55) in una prima fetta (1; 51; 81; 101) di materiale semiconduttore;

formare strutture di interconnessione (28-30, 32; 68, 70; 84, 90, 91; 105, 106) di materiale conduttore 10 su una seconda fetta (25; 52; 82; 102) di materiale semiconduttore;

saldare dette prima e seconda fetta;

caratterizzato dal fatto che detta fase di formare strutture di interconnessione comprende formare elementi 15 a "plug" (32; 68) aventi almeno una regione saldante (34; 70) di un materiale metallico in grado di reagire con dette regioni semiconduttrici (10, 12-15, 20; 58, 59) di detta prima fetta (1; 51; 81; 101) e detta fase di saldare dette prima e seconda fetta (1, 25; 51, 52; 20 81, 82; 101, 102) comprende fare reagire detta regione saldante (34; 70) con dette regioni semiconduttrici.

2. Procedimento secondo la rivendicazione 1, in cui detto materiale semiconduttore è silicio e detta fase di fare reagire detta regione saldante (34; 70) 25 comprende formare un siliciuro metallico.

3. Procedimento secondo la rivendicazione 1 o 2, in cui detto materiale metallico è scelto fra titanio, nichel, platino, palladio, tungsteno e cobalto.

4. Procedimento secondo una qualsiasi delle rivendicazioni precedenti, in cui detti elementi a "plug" (32) hanno un'altezza e detta fase di formare strutture integrate (3, 4) comprende formare uno strato di materiale isolante (18) al di sopra di un substrato (2) di materiale semiconduttore, detto strato di materiale isolante avendo spessore inferiore a detta altezza di detti elementi a "plug" (32), e formare aperture (19) in detto strato di materiale isolante (18) per scoprire porzioni selettive di detto substrato (2), e in cui detta fase di saldare dette prima e seconda fetta (1, 15-25; 51, 52; 81, 82; 101, 102) comprende fare reagire detta regione saldante (34) con almeno dette porzioni selettive di detto substrato (10, 12-15).

5. Procedimento secondo una qualsiasi delle rivendicazioni precedenti, in cui detta fase di formare strutture integrate (3, 4) comprende formare uno strato di materiale isolante (18) al di sopra di un substrato (2) di materiale semiconduttore e formare regioni conduttrive (20) di materiale semiconduttore al di sopra di detto strato di materiale isolante, e detta fase di saldare dette prima e seconda fetta (1, 25) comprende

fare reagire detta regione saldante (34) con dette regioni conduttrive (20).

6. Procedimento secondo una qualsiasi delle rivendicazioni precedenti, in cui detta fase di formare strutture di interconnessione comprende formare regioni di connessione elettrica (28-30; 75; 84, 90, 91; 105) di materiale conduttivo e detta fase di formare elementi a "plug" (32; 68) comprende formare regioni di base (33; 69) di materiale conduttivo al di sopra di e in contatto elettrico diretto con dette regioni di connessione elettrica e formare dette regioni saldanti (34; 70) al di sopra di dette regioni di base.

7. Procedimento secondo una qualsiasi delle rivendicazioni precedenti, in cui detta fase di formare strutture integrate comprende realizzare componenti elettronici integrati (3, 4).

8. Procedimento secondo una qualsiasi delle rivendicazioni precedenti, in cui detta fase di formare strutture integrate comprende realizzare sistemi micro-elettro-meccanici (61).

9. Procedimento secondo una qualsiasi delle rivendicazioni precedenti, comprendente inoltre, prima di detta fase di saldare dette prima e seconda fetta (1, 25), la fase di realizzare strutture di autoallineamento (40, 41) su detta prima e detta seconda fetta e al-

lineare dette prima e seconda fetta utilizzando dette strutture di autoallineamento.

10. Procedimento secondo la rivendicazione 9, in cui detta fase di formare strutture di autoallineamento
5 (40, 41) comprende formare almeno una sede di incastro (40) in una di dette prima e seconda fetta (1, 25) ed formare almeno un elemento di impegno (41) su un'altra di dette prima e seconda fetta (1, 25) in posizione affacciata a detta sede di incastro.

10 11. Procedimento secondo la rivendicazione 10, in cui detta fase di formare strutture integrate (3, 4) comprende formare uno strato di materiale isolante (18) al di sopra di un substrato (2) di materiale semiconduttore, detta fase di formare almeno una sede di incastro (40) comprende formare un'apertura di guida (42) in detto strato di materiale isolante, detta apertura di guida (42) avendo forma sostanzialmente trapezoidale con un lato maggiore ed un lato minore, e detto elemento di impegno (41) presenta ingombro trasversale minore
15 di detto lato maggiore e maggiore di detto lato minore e detta fase di allineare dette prima e seconda fetta (1, 25) comprende inserire detto elemento di impegno (41) in detta apertura di guida (42) in prossimità di detto lato maggiore e spostare detta seconda fetta (25)
20 di detto lato maggiore e maggiore di detto lato minore e detta fase di allineare dette prima e seconda fetta (1, 25) comprende inserire detto elemento di impegno (41) in detta apertura di guida (42) in prossimità di detto lato maggiore e spostare detta seconda fetta (25)
25 rispetto a detta prima fetta (1) in modo da portare

detto elemento di impegno (41) verso detto lato minore di detta apertura di guida (42) fino ad incastrare detto elemento di impegno (41) in detta sede di incastro (40).

5 12. Procedimento secondo la rivendicazione 11, in cui detta fase di formare almeno una sede di incastro (40) comprende formare un intaglio (43) in detto substrato (2) al di sotto di detta apertura di guida (42), detta fase di formare un elemento di impegno (41) com-
10 prende formare almeno un elemento a perno (44) di altezza maggiore rispetto allo spessore di detto strato di materiale isolante (18) e detta fase di spostare detta seconda fetta (25) comprende fare scattare detto elemento a perno (44) all'interno di detto intaglio
15 (43) prima di incastrare detto elemento di impegno (41) in detta sede di incastro (40).

13. Dispositivo integrato (36; 50, 80; 100) com-
prendente:

un primo corpo (1; 51; 81; 101) di materiale semi-
20 conduttore alloggiante strutture integrate (3, 4; 61) includenti regioni semiconduttrici (10, 12-15, 20; 58, 59) e regioni isolanti (7, 18; 55);
un secondo corpo (25; 52; 82; 102) di materiale semiconduttore portante strutture di interconnessione
25 (28-30, 32; 68; 90, 91; 105, 106) di materiale condut-

tore;

caratterizzato dal fatto che dette strutture di saldatura comprendono elementi a "plug" (32; 68) a contatto diretto con dette regioni semiconduttrici (10, 5 12-15, 20; 58, 59) ed aventi almeno una regione saldante (34; 70) di un materiale risultante dalla reazione di dette regioni semiconduttrici con un materiale metallico.

14. Dispositivo secondo la rivendicazione 13, in
10 cui detto materiale semiconduttore è silicio e detto materiale risultante dalla reazione di dette regioni semiconduttrici (10, 12-15, 20; 58, 59) con un materiale metallico è un siliciuro metallico.

15 15. Dispositivo secondo la rivendicazione 14, in cui detto materiale metallico è scelto fra titanio, nichel, platino, palladio, tungsteno e cobalto.

16. Dispositivo secondo una qualsiasi delle rivendicazioni 13-15, in cui detti elementi a "plug" (32)
hanno un'altezza, detto primo corpo (1) comprende uno
20 strato di materiale isolante (18) al di sopra di un substrato (2) di materiale semiconduttore, detto strato di materiale isolante avendo spessore inferiore all'altezza di detti elementi a "plug" (32) e aperture (19) scoprenti porzioni selettive di detto substrato (2), e
25 in cui detta regione saldante (34) è saldata a dette

porzioni selettive di dette regioni semiconduttrici (10, 12-15).

17. Dispositivo secondo una qualsiasi delle rivendicazioni 13-16, in cui detto primo corpo (1) comprende
5 uno strato di materiale isolante (18) al di sopra di un substrato (2) di materiale semiconduttore e regioni conduttrive (20) di materiale semiconduttore al di sopra di detto strato di materiale isolante, e in cui detta regione saldante (34) è saldata a dette regioni conduttrive (20).

18. Dispositivo secondo una qualsiasi delle rivendicazioni 13-17, in cui dette strutture integrate comprendono componenti elettronici integrati (3, 4).

19. Dispositivo secondo una qualsiasi delle rivendicazioni 13-17, in cui dette strutture integrate comprendono sistemi microelettro-meccanici (61).

20. Dispositivo secondo una qualsiasi delle rivendicazioni 13-19, in cui detti primo e secondo corpo (1,
25) comprendono strutture di autoallineamento (40, 41).

21. Dispositivo secondo la rivendicazione 20, in cui dette strutture di autoallineamento comprendono almeno una sede di incastro (40) in uno di detti primo e secondo corpo (1, 25) ed almeno un elemento di impegno (41) su un altro di detti primo e secondo corpo (1, 25)
25 in posizione affacciata a detta sede di incastro.

22. Dispositivo secondo la rivendicazione 21, in cui detto primo corpo (1) comprende un substrato (2) di materiale semiconduttore, uno strato di materiale isolante (18) al di sopra di detto substrato, almeno 5 un'apertura di guida (42) in detto strato di materiale isolante, detta apertura di guida (42) avendo forma sostanzialmente trapezoidale con un lato maggiore ed un lato minore, e detto elemento di impegno (41) presenta ingombro trasversale minore di detto lato maggiore e 10 maggiore di detto lato minore ed estendendosi in detta apertura di guida (42) in posizione di interferenza con detta sede di incastro (40).

23. Dispositivo secondo la rivendicazione 22, in cui detto strato di materiale isolante (18) presenta 15 uno spessore, detto substrato (2) presenta un intaglio (43) al di sotto di detta apertura di guida (42) e detto elemento di impegno (41) comprende almeno un elemento a perno (44) di altezza maggiore rispetto allo spessore di detto strato di materiale isolante (18) ed 20 estendentesi almeno parzialmente all'interno di detto intaglio (43).

RIASSUNTO

Il procedimento di fabbricazione di un dispositivo integrato (36), comprendente le fasi di: formare, in una prima fetta (1) di materiale semiconduttore, strutture integrate (3, 4) includenti regioni semiconduttrici (10, 12-15, 20) e regioni isolanti (7, 18); formare, su una seconda fetta (25) di materiale semiconduttore, strutture di interconnessione (28-30, 32) di materiale metallico includenti elementi a "plug" (32) aventi almeno una regione saldante (34) di un materiale metallico in grado di reagire con le regioni semiconduttrici (10, 12-15, 20) della prima fetta (1); e saldare la prima e la seconda fetta facendo reagire la regione saldante (34; 70) degli elementi a "plug" (32) direttamente con le regioni semiconduttrici in modo da formare un siliciuro metallico. In tal modo, le operazioni metallurgiche per la realizzazione delle strutture di interconnessione sono completamente indipendenti dalle operazioni necessarie per la lavorazione del silicio, per cui non vi è alcuna interferenza fra loro. Inoltre, le aree in cui vengono realizzate le due fette possono essere separate, e le strutture di interconnessione possono essere realizzate con materiali incompatibili con la lavorazione del silicio, senza rischio di contaminazioni. Figure 1-3

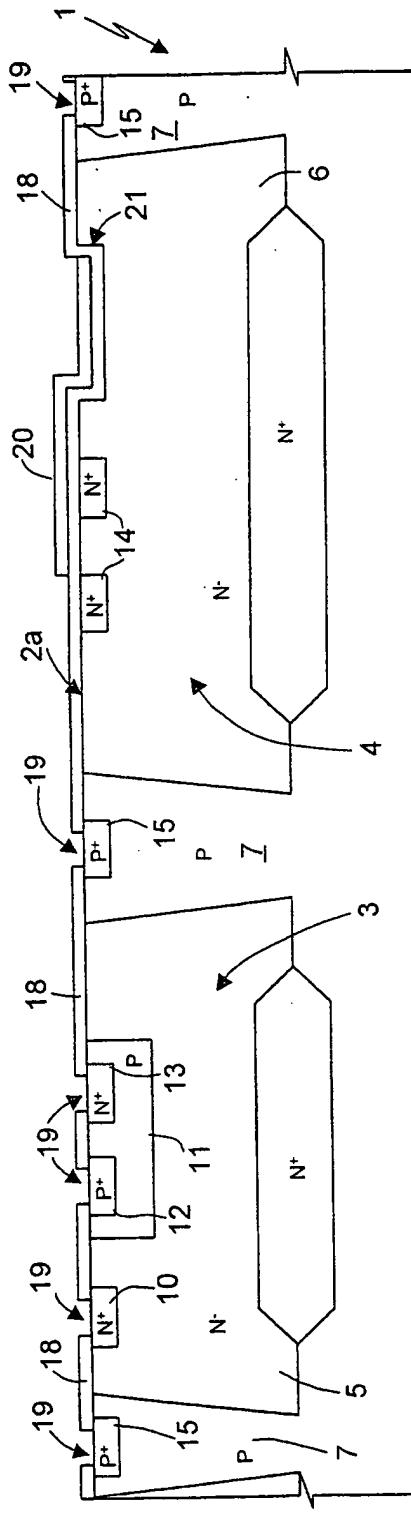


Fig. 1

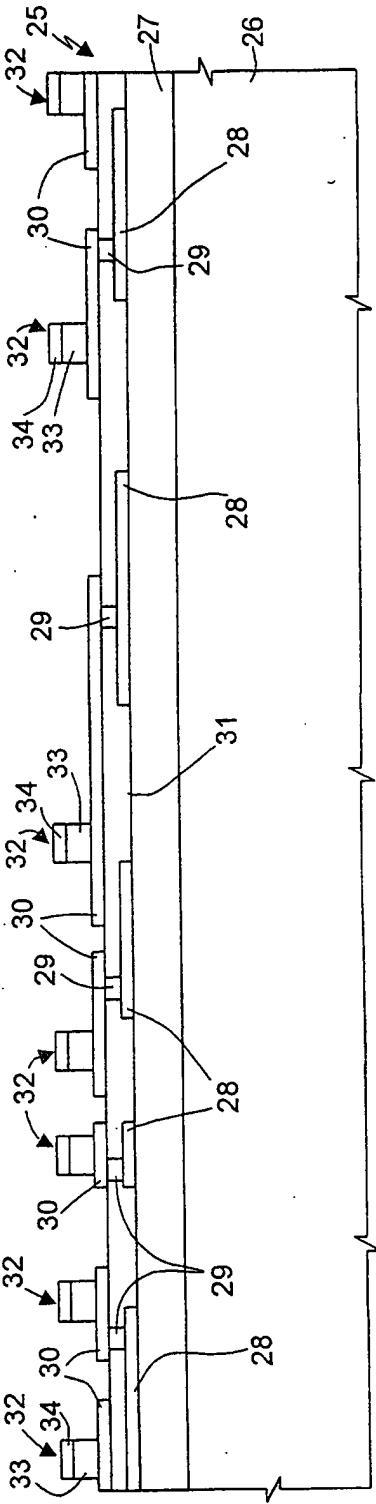


Fig. 2

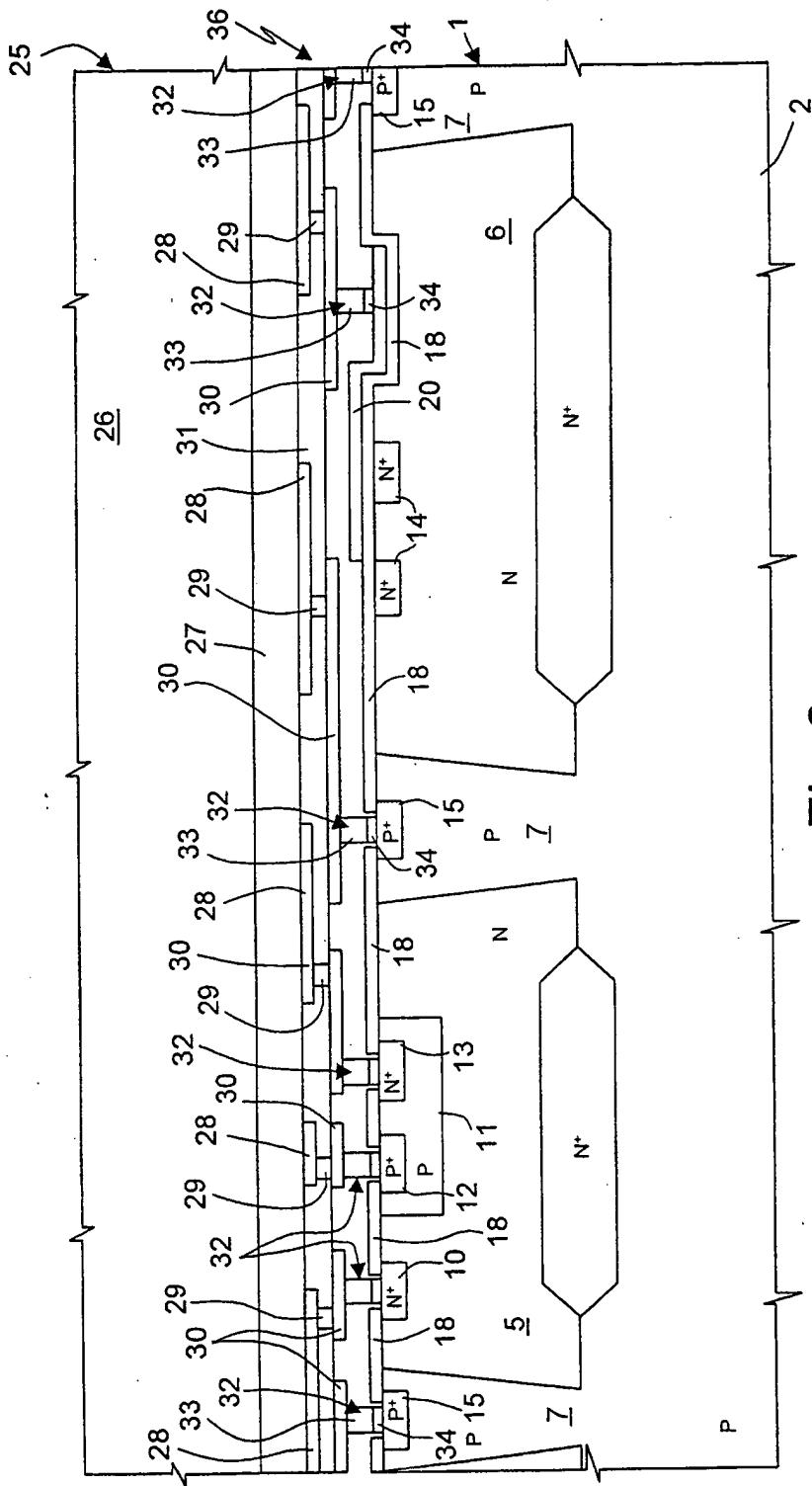


Fig.3

29-12-2000

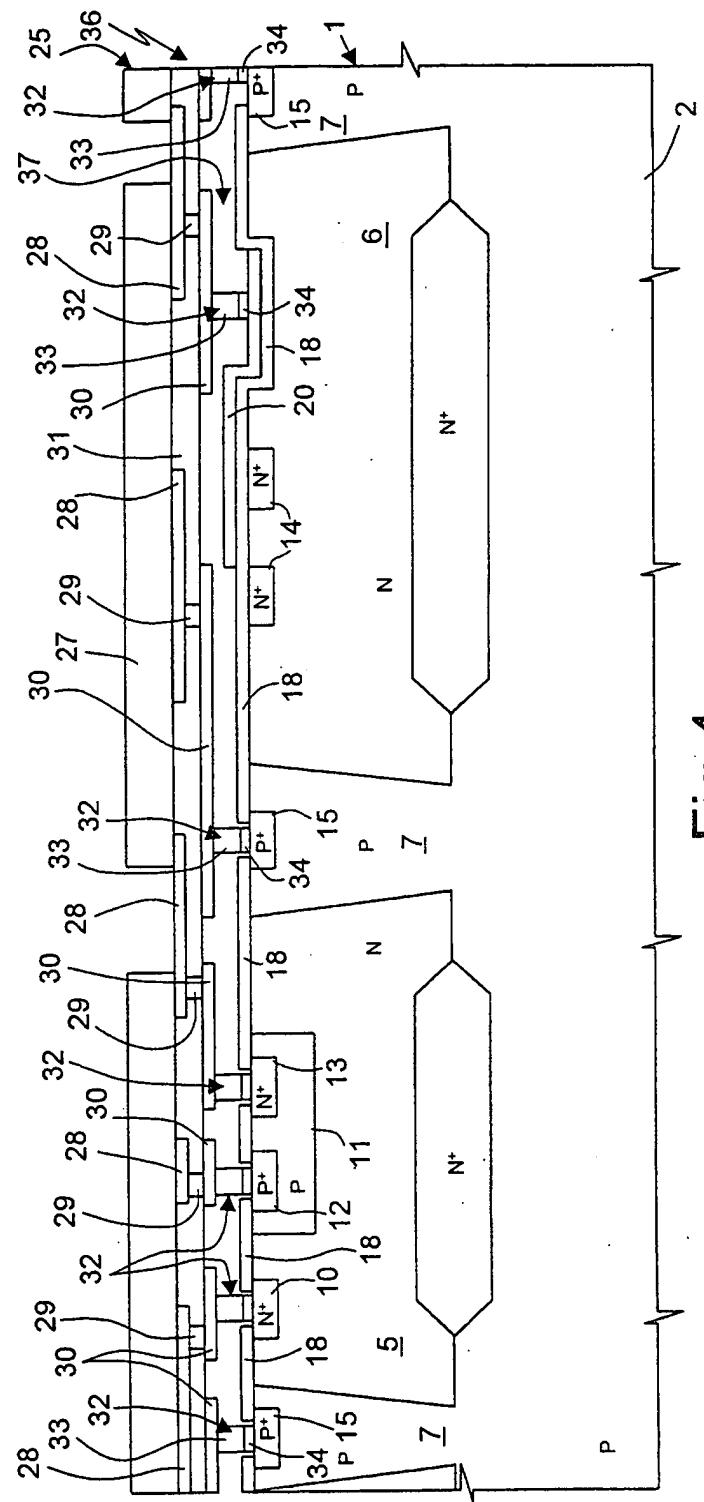


Fig.4

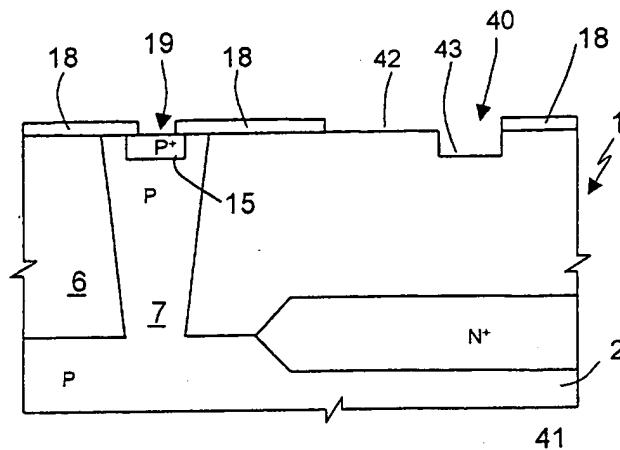


Fig.5

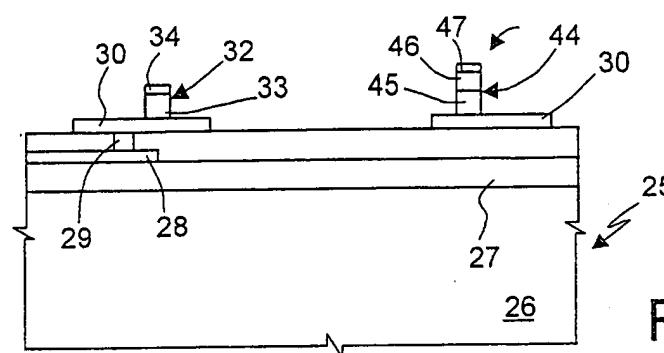


Fig.6

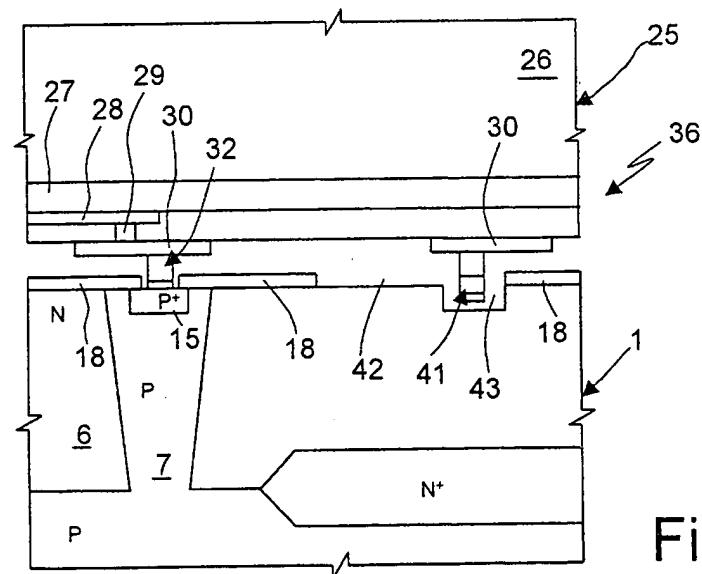


Fig.7

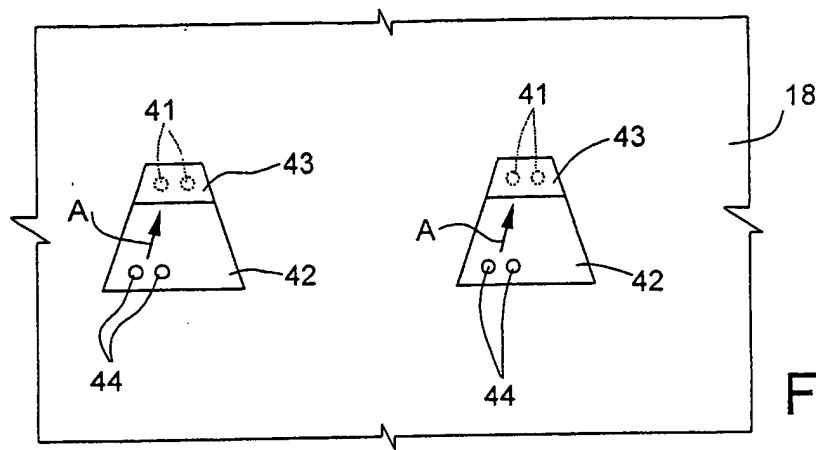


Fig.8

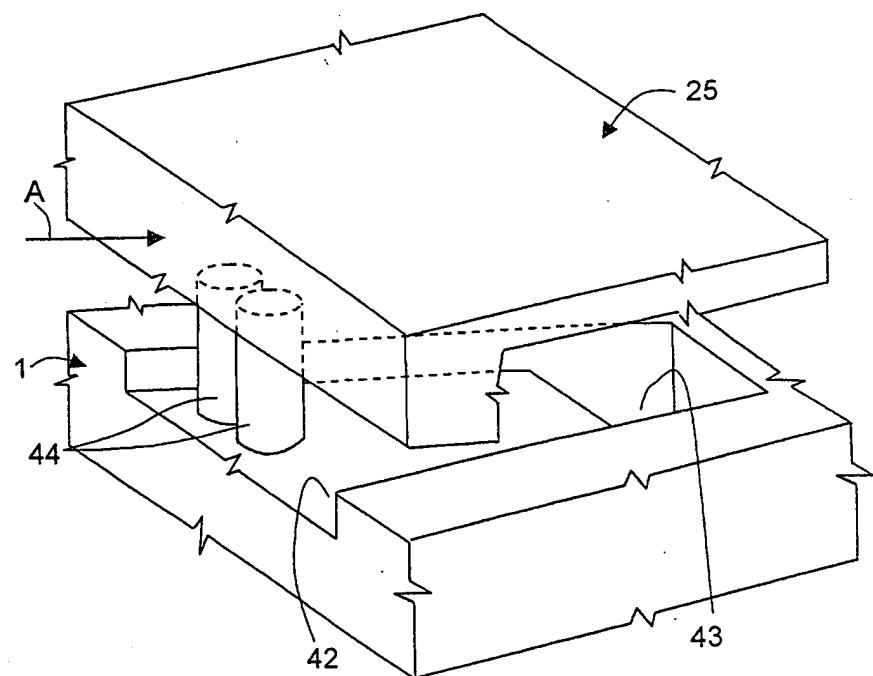


Fig.9

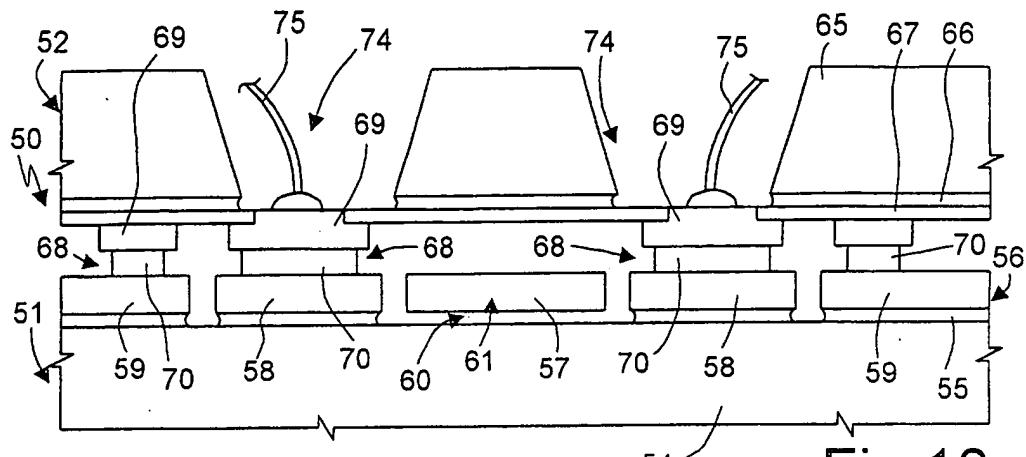


Fig. 10

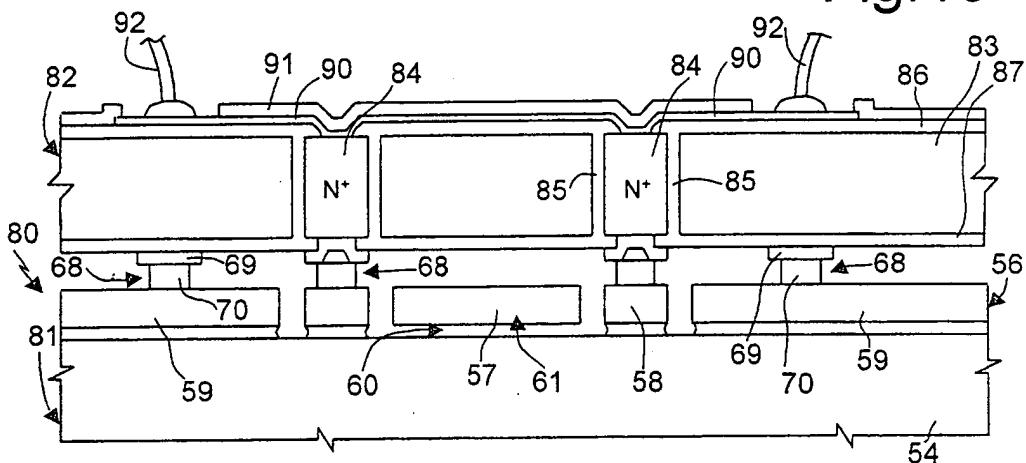


Fig. 11

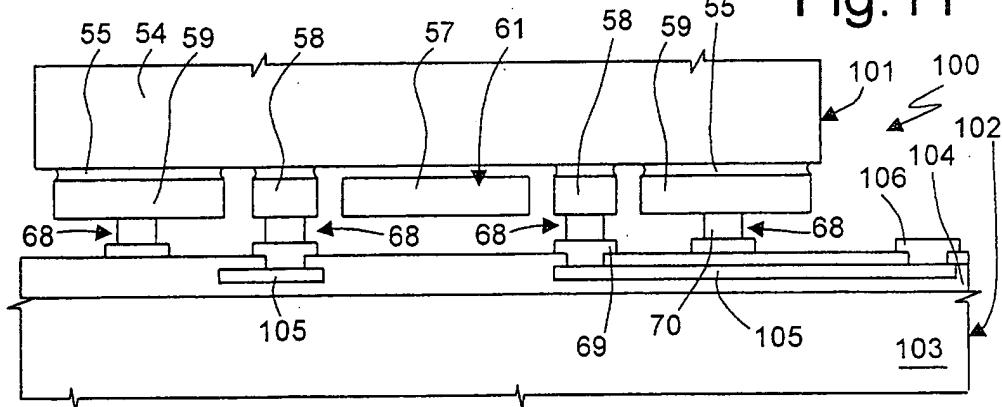


Fig. 12

7/7

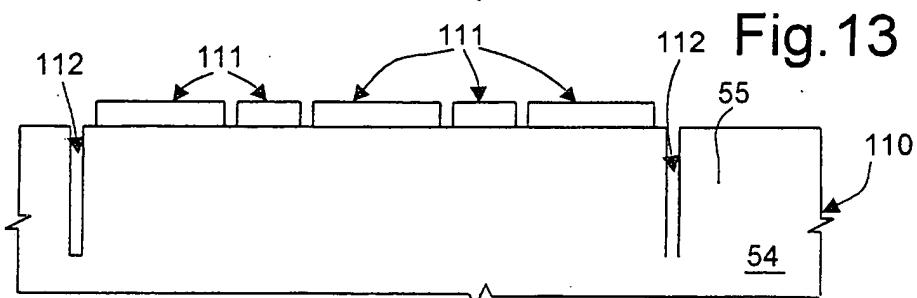
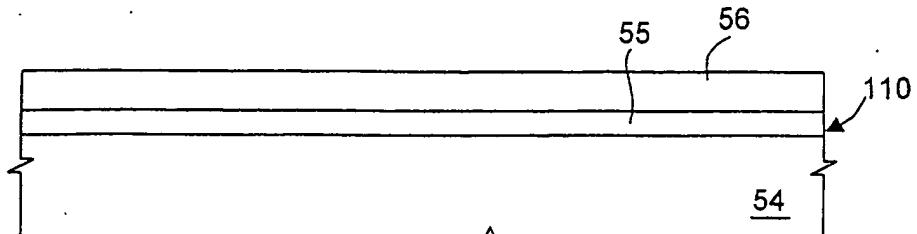


Fig. 13

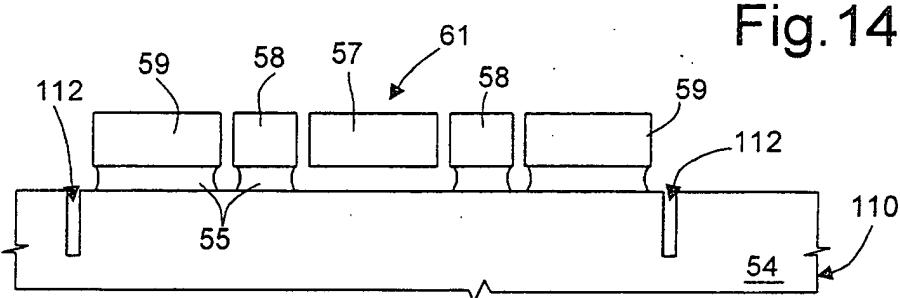


Fig. 14

Fig. 15

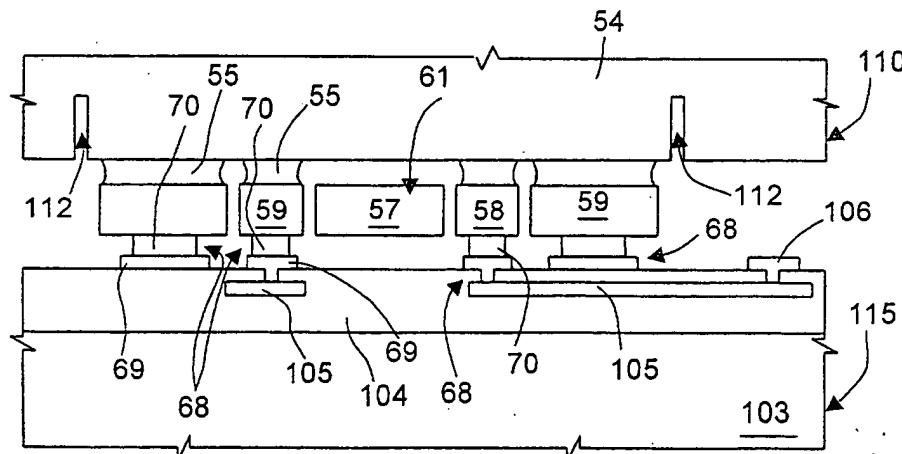


Fig. 16